

SEMICONDUCTOR DEVICE AND FABRICATING PROCESS THEREOF

Publication number: JP2004111870

Publication date: 2004-04-08

Inventor: ISHIDA KENJI; MATSUSHIGE KAZUMI

Applicant: ISHIDA KENJI; NIPPON TELEGRAPH & TELEPHONE;
PIONEER ELECTRONIC CORP; HITACHI LTD;
MITSUBISHI CHEM CORP; ROHM CO LTD

Classification:

- international: **H01L21/28; H01L29/41; H01L29/417; H01L29/786;
H01L51/00; H01L21/02; H01L29/40; H01L29/66;
H01L51/00; (IPC1-7): H01L29/786; H01L21/28;
H01L29/41; H01L29/417; H01L51/00**

- european:

Application number: JP20020275968 20020920

Priority number(s): JP20020275968 20020920

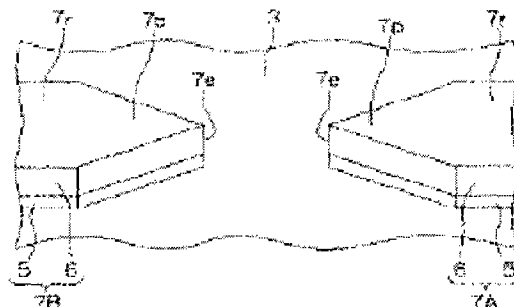
Report a data error here

Abstract of JP2004111870

PROBLEM TO BE SOLVED: To provide a semiconductor device that can be scaled down and contains an organic semiconductor.

SOLUTION: The semiconductor device 1 is formed with, beginning from a gate side on the gate electrode, a gate oxide film 3, a couple of source and drain electrodes 7A, 7B, and the organic semiconductor layer. Each of the source/drain electrodes 7A, 7B is provided with a strip-shaped portion 7r extending approximately along an upper portion of an identical straight line and a protrusion 7p that is provided in an apical end of the strip-shaped portion 7r and has an approximately triangular shape in a plan view. The protrusions 7p of the source/drain electrodes 7A, 7B are tapered off toward the source/drain electrodes 7A, 7B. Clearance between the protrusions 7p of the source/drain electrodes 7A, 7B is preferably 1 μm or less.

COPYRIGHT: (C)2004,JPO



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-111870

(P2004-111870A)

(43) 公開日 平成16年4月8日(2004.4.8)

(51) Int.Cl. ⁷	F 1	テーマコード (参考)
H O 1 L 29/786	H O 1 L 29/78 6 1 8 B	4 M 1 O 4
H O 1 L 21/28	H O 1 L 21/28 3 O 1 B	5 F 1 1 O
H O 1 L 29/41	H O 1 L 29/78 6 1 6 T	
H O 1 L 29/417	H O 1 L 29/28	
H O 1 L 51/00	H O 1 L 29/50 M	
審査請求 未請求 請求項の数 14 O L (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2002-275968 (P2002-275968)	(71) 出願人	502344053 石田 謙司 京都府京都市左京区吉田本町 京都大学大 学院工学研究科電子物性工学専攻内
(22) 出願日	平成14年9月20日(2002.9.20)	(74) 代理人	100087701 弁理士 稲岡 耕作
		(74) 代理人	100101328 弁理士 川崎 実夫
		(71) 出願人	000004226 日本電信電話株式会社 東京都千代田区大手町二丁目3番1号
		(71) 出願人	000005016 パイオニア株式会社 東京都目黒区目黒1丁目4番1号
		最終頁に続く	

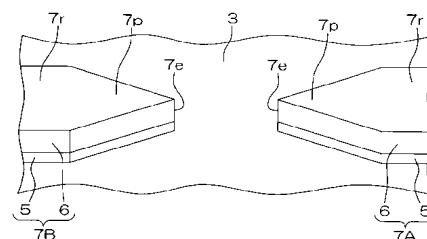
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】小型化が可能な有機半導体を含む半導体装置を提供する。

【解決手段】この半導体装置1は、ゲート電極の上に、ゲート電極側から順に、ゲート酸化膜3、1対のソース／ドレイン電極7A、7B、および有機半導体層が形成されてなる。ソース／ドレイン電極7A、7Bは、それぞれ、ほぼ同一直線上に沿って延びる帯状部7rと、帯状部7rの先端に設けられ平面視においてほぼ三角形の突出部7pとを備えている。ソース／ドレイン電極7A、7Bの突出部7pは尖端形状を有しており、ソース／ドレイン電極7B、7Aに向かって先細りになっている。ソース／ドレイン電極7Aの突出部7pとソース／ドレイン電極7Bの突出部7pとの間隔は、1μm以下であることが好ましい。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

有機半導体層と、

この有機半導体層に接触して設けられ、互いに対向する第 1 電極および第 2 電極と、
この第 1 電極および第 2 電極の少なくともいずれか一方に設けられ、他方の電極との間に
集中電界を生じさせる形状の電界集中形状部とを含むことを特徴とする半導体装置。

【請求項 2】

上記第 1 電極および第 2 電極の間の上記有機半導体層に対向するゲート電極をさらに含む
ことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

上記電界集中形状部は、上記第 1 電極および第 2 電極の一方から他方に向かって突出した
突出部を含むことを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】

上記突出部が先端形状を有していることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】

上記第 1 電極および上記第 2 電極の一方に形成された上記突出部が、上記第 1 電極および
上記第 2 電極の他方に先端が向けられたナノチューブまたはナノワイヤーを含むことを特
徴とする請求項 3 または 4 記載の半導体装置。

【請求項 6】

上記第 1 電極および第 2 電極にそれぞれ上記突出部が設けられ、これらの突出部同士が対 20
向していることを特徴とする請求項 3 ないし 5 のいずれかに記載の半導体装置。

【請求項 7】

上記電界集中形状部は、上記第 1 電極から第 2 電極に向かって突出した複数の第 1 突出部
と、上記第 2 電極から第 1 電極に向かって突出した複数の第 2 突出部とを含み、上記複数の
第 1 突出部と上記複数の第 2 突出部とがそれぞれ対向していることを特徴とする請求項
1 ないし 5 のいずれかに記載の半導体装置。

【請求項 8】

上記第 1 電極は、上記第 2 電極に向かって突出した第 1 突出部と、上記第 2 電極に対向す
る第 1 平坦部とを有し、

上記第 2 電極は、上記第 1 平坦部に対向する第 2 突出部と、上記第 1 突出部に対向する第 30
2 平坦部とを有することを特徴とする請求項 1 ないし 5 のいずれかに記載の半導体装置。

【請求項 9】

上記第 1 電極と第 2 電極との間に、複数の電界集中域が離散的に配置されていることを特
徴とする請求項 1 ないし 8 のいずれかに記載の半導体装置。

【請求項 10】

上記第 1 電極および第 2 電極の対が 2 対設けられ、一方の対の第 1 および第 2 電極の対向
方向と、他方の対の第 1 および第 2 電極の対向方向とが交差していることを特徴とする請
求項 1 ないし 6 のいずれかに記載の半導体装置。

【請求項 11】

上記有機半導体層が、ペンタセン、オリゴチオフェン、置換基を有するオリゴチオフェン 40
、ビスジチエノチオフェン、置換基を有するジアルキルアントラジチオフェン、金属フラ
タロシアニン、フッ素置換された銅フラタロシアニン、N, N'-ジアルキルナフタレン
-1, 4, 5, 8-テトラカルボン酸ジイミド置換体、3, 4, 9, 10-
ペリレンテトラカルボン酸ジアンハイドライド、N, N'-ジアルキル-3, 4, 9
, 10-ペリレンテトラカルボン酸ジイミド、フラーレン、レジオレギュラーポリ、お
よびポリ-9, 9'-ジアルキルフルオレンコビチオフェンの群から選択される 1 または
2 以上の有機半導体材料からなることを特徴とする請求項 1 ないし 10 のいずれかに記載
の半導体装置。

【請求項 12】

上記第 1 電極および第 2 電極が、金、白金、銀、マグネシウム、インジウム、銅、アルミ 50

ニウム、リチウム、酸化インジウム、酸化錫、酸化亜鉛、酸化リチウム、フッ化リチウムの群から選択される１または２以上の導電性材料からなることを特徴とする請求項１ないし１１のいずれかに記載の半導体装置

【請求項１３】

有機半導体層を形成する工程と、

この有機半導体層に接触し互いに対向する第１電極および第２電極であって、この第１電極および第２電極の少なくともいずれか一方に設けられ、他方の電極との間に集中電界を生じさせる形状の電界集中形状部を有する第１電極および第２電極を形成する工程と、上記第１電極および第２電極の間の上記有機半導体層に対向するゲート電極を形成する工程とを含むことを特徴とする半導体装置の製造方法。

10

【請求項１４】

上記有機半導体層を形成する工程の後に、この有機半導体層を熱処理する工程をさらに含むことを特徴とする請求項１３記載の半導体装置の製造方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、有機半導体を用いた半導体装置およびその製造方法に関し、さらに詳しくは、有機半導体を用いた電界効果トランジスタ（Field Effect Transistor

； FET）およびその製造方法に関する。

20

【０００２】

【従来の技術】

近年、有機薄膜電界効果トランジスタ（Organic Field Effect Transistor； OFET）に対する注目が高まっている。有機薄膜電界効果トランジスタは、たとえば、ゲート電極の上に、ゲート電極側から順に、ゲート絶縁膜、１対のソース／ドレイン電極、および有機半導体層が形成されてなる。ゲート電極を適当な電位とし、１対のソース／ドレイン電極間に適当な電圧（ドレイン電圧）を印加することにより、２つのソース／ドレイン電極間の有機半導体層にドレイン電流が流れる。

【０００３】

ここで、有機半導体層のキャリア密度は小さいので、１対のソース／ドレイン電極間に流れる電流を大きくするために、有機半導体層の広い領域に渡って電流が流れるようにされている。

30

図１４は、有機半導体を含む従来の半導体装置（有機薄膜電界効果トランジスタ）７０のソース／ドレイン電極の形状を示す図解的な平面図である。図１４では、有機半導体層は図示を省略している。

【０００４】

ゲート酸化膜７１の上に、互いにわずかな間隔を開けてめ合わされるように配置された１対の櫛形のソース／ドレイン電極７２、７３が形成されている。ソース／ドレイン電極７２とソース／ドレイン電極７３とは、ソース／ドレイン電極７２、７３が対向する部分のほぼ全域において、ほぼ一定の間隔になるように配置されている。

40

ゲート電極（図示せず）が適当な電位にされると、ソース／ドレイン電極７２とソース／ドレイン電極７３との領域に対応する有機半導体層に、ドレイン電流が流れる。ドレイン電流は、有機半導体層の広い領域に渡って流れるので、１対のソース／ドレイン電極７２、７３間には、トータルとして大きな電流が流れる。

【０００５】

また、ソース／ドレイン電極７２、７３のような櫛形の電極の代わりに、互いに平行に配置された１対の平行平板電極が用いられることもあった。この場合、１対の平行平板電極の間で、電流が均一に安定して流れるように設計されている。このような平行平板電極を備えた半導体装置は、たとえば、下記非特許文献１に開示されている。

【０００６】

50

【非特許文献1】

化学 2001, vol. 56, No. 10 P. 21

【0007】

【発明が解決しようとする課題】

ところが、ソース／ドレイン電極72、73を櫛形にすることにより、ソース／ドレイン電極72、73の形成領域が大きくなる。このため、デバイスの小型化が困難であった。また、1対の櫛形のソース／ドレイン電極72、73の間隔を狭くすると、導通時のドレイン電流の大きさが、ドレイン電圧に大きく依存して、一定せず、ON/OFF比を大きくとれないという問題も生ずる。

【0008】

そこで、この発明の目的は、小型化が可能な有機半導体を含む半導体装置を提供することである。

この発明の他の目的は、ソース／ドレイン電極の間隔を狭くしてもON/OFF比を大きくとれる有機半導体を含む半導体装置を提供することである。

この発明のさらに他の目的は、小型化が可能な有機半導体を含む半導体装置の製造方法を提供することである。

【0009】

この発明のさらに他の目的は、ソース／ドレイン電極の間隔を狭くしてもON/OFF比を大きくとれる有機半導体を含む半導体装置の製造方法を提供することである。

【0010】

【課題を解決するための手段および発明の効果】

上記の課題を解決するための請求項1記載の発明は、有機半導体層(8、44、51)と、この有機半導体層に接触して設けられ、互いに対向する第1電極および第2電極(7A、7B、21A、21B、25A、25B、28A、28B、30A、30B、32A、32B、37A、37B、45A、45B、52A、52B、11S、11D、23S、23D、38S、38D)と、この第1電極および第2電極の少なくともいずれか一方に設けられ、他方の電極との間に集中電界を生じさせる形状の電界集中形状部(7P、11P、16P、21P、23P、25P、28P、30P、32P、36、52P)とを備えたことを特徴とする半導体装置(1、15、20A～20C、27、29、31、35A～35D、40、50)である。

【0011】

なお、括弧内の数字は後述の実施形態における対応構成要素等を示す。以下、この項において同じ。

たとえば、第1電極と第2電極との対向部において、電界集中形状部は、他方の電極との間隔が他の部分と比べて短くなるような形状とすることができ、

この発明によれば、第1電極と第2電極との間に電圧が印加されると、第1電極および第2電極の少なくとも一方に設けられた電界集中形状部の付近に、集中電界が生じる。すなわち、電界集中形状部の近傍には、それ以外の領域よりも強い電界が生じる。このように、電界を積極的に集中させることにより、電界集中形状部を介してキャリアが集中的に注入されるので、第1電極および第2電極の間の電圧が低いときでも、有機半導体層中を大きな電流が流れる。

【0012】

これにより、従来の有機薄膜電界効果トランジスタの櫛形のソース／ドレイン電極と比較して、第1電極および第2電極の形成領域を小さくできる。したがって、このような電界集中形状部が設けられた第1電極および第2電極を備えた半導体装置は小型化が可能である。

この半導体装置は、各種のダイオード、トランジスタ、有機EL素子であってもよい。

【0013】

請求項2記載の発明は、上記第1電極および第2電極の間の上記有機半導体層に対向するゲート電極(2、42、53)をさらに含むことを特徴とする請求項1記載の半導体装置

10

20

30

40

50

(1, 15, 20A~20C, 27, 29, 31, 35A~35D, 40, 50)である。

この発明によれば、ゲート電極を適当な電位とし、第1電極と第2電極との間に適当な電圧を印加することにより、有機半導体層を介して第1電極と第2電極との間に電流を流すことができる。すなわち、この半導体装置は、電界効果トランジスタとして機能する。

【0014】

ゲート電極と有機半導体層とは、たとえば、絶縁膜を挟んで対向するものであってもよい。

第1電極および第2電極の一方はソース電極であってもよく、第1電極および第2電極の他方はドレイン電極であってもよい。第1電極および第2電極は、ボトムコンタクト型およびトップコンタクト型のどちらでもよい。 10

実験の結果、このような半導体装置は、電界集中形状部と他方の電極との間隔を狭くしても、ON/OFF比を大きくとれることが明らかとなった。

【0015】

電界集中形状部は、たとえば、請求項3記載のように、上記第1電極および上記第2電極の一方から他方に向かって突出した突出部(7P, 11P, 16P, 21P, 23P, 25P, 28P, 30P, 32P, 36, 52P)を含むものであってもよい。

突出部が存在する部分で、第1電極と第2電極との間隔が他の部分と比べて狭くなるようにすることができる。これにより、突出部の先端近傍に電界を集中させることができる。

【0016】

また、上記第1電極および上記第2電極の一方に形成された上記突出部と、上記第1電極および上記第2電極の他方との間隔が、1μm以下であることが好ましい。これにより、突出部の先端近傍に電界を集中させることができるとともに、第1および第2電極の形成領域を小さくして、半導体装置の小型化を図ることができる。

突出部は、たとえば、請求項4記載のように、先端形状を有するものであってもよい。とくに、突出部は、その先端(他方の電極側)に向かって徐々に幅が狭くなる先細り形状(たとえば、尖端形状)とされることが好ましい。この場合、突出部の先端の曲率半径が可能な限り小さくされていることが好ましく、これにより、突出部の先端近傍に、より効果的に積極的に電界を集中させることができる。 20

【0017】

また、突出部の形状は、ほぼ一定の幅を有するものであってもよい。

請求項5記載の発明は、上記第1電極および上記第2電極の一方に形成された上記突出部が、上記第1電極および上記第2電極の他方に先端が向けられたナノチューブ(36)またはナノワイヤーを含むことを特徴とする請求項3または4記載の半導体装置(35A~35D)である。

ナノチューブとは、直径がナノメートル(nm)のオーダーの極細管状体であり、他方の電極に向けられたナノチューブの先端に、効果的に電界が集中する。

【0018】

第1電極および第2電極には、1本のナノチューブのみが設けられていてもよく、複数本のナノチューブが設けられていてもよい。また、ナノチューブは、第1電極および第2電極のうちの一方にのみ設けられていてもよく、双方に設けられていてもよい。 40

ナノチューブの例として、カーボンナノチューブおよびチタニアナノチューブを挙げることができる。すなわち、第1電極および第2電極の一方または両方には、カーボンナノチューブが設けられていてもよく、カーボンナノチューブの代わりに、または、カーボンナノチューブとともに、チタニアナノチューブが設けられていてもよい。

【0019】

ナノチューブは、たとえば、電気泳動法により第1電極および第2電極に接続させることができる。

ナノワイヤーとは、直径がナノメートル(nm)のオーダーの極細線状体であり、ナノチューブと同様、他方の電極に向けられたナノワイヤーの先端に、効果的に電界が集中する 50

。ナノワイヤーは、たとえば、金（Au）、白金（Pt）、銀（Ag）など、電極材料として用いられる導電性材料からなるものとすることができる。

【0020】

請求項6記載の発明は、上記第1電極および第2電極にそれぞれ上記突出部（7P、16P、21P、28P、30P、32P、36、52P）が設けられ、これらの突出部同士が対向していることを特徴とする請求項3ないし5のいずれかに記載の半導体装置（1、15、20A、27、29、31、35A～35C、50）である。

この発明によれば、第1電極に設けられた突出部および第2電極に設けられた突出部の間に電界を集中させることができる。したがって、電流を有機半導体層の狭い領域に集中させて流すことができるので、第1電極および第2電極の形成領域を小さくして半導体装置の小型化を図ることができる。 10

【0021】

請求項7記載の発明は、上記電界集中形状部は、上記第1電極から第2電極に向かって突出した複数の第1突出部（21P、28P、30P、32P、36）と、上記第2電極から第1電極に向かって突出した複数の第2突出部（21P、28P、30P、32P、36）とを含み、上記複数の第1突出部と上記複数の第2突出部とがそれぞれ対向していることを特徴とする請求項1ないし5のいずれかに記載の半導体装置（20A、27、29、31、35C）である。

【0022】

この発明によれば、第1電極に設けられた複数の第1突出部と第2電極に設けられた複数の第2突出部との間で大きな電流を流すことができる。したがって、第1電極と第2電極との間に流れる電流をトータルとして大きくすることができる。 20

請求項8記載の発明は、上記第1電極（25A）は、上記第2電極（25B）に向かって突出した第1突出部（25P）と、上記第2電極に対向する第1平坦部（25f）とを有し、上記第2電極は、上記第1平坦部に対向する第2突出部（25P）と、上記第1突出部に対向する第2平坦部（25f）とを有することを特徴とする請求項1ないし5のいずれかに記載の半導体装置（20C）である。

【0023】

第1電極および第2電極のうち、キャリアが注入される側の電極に突出部が設けられていると、効率的に電流を大きくすることができる。キャリアが注入される側の電極は、第1電極および第2電極の間の電位の大小関係、および有機半導体層中の主たるキャリアの種類により決定される。 30

この発明によれば、電流は、第1突出部と第2平坦部との間、および第2突出部と第1平坦部との間で流すことが可能である。したがって、第1電極および第2電極のうち、キャリアが注入される側の電極が反転された場合でも、第1突出部および第2突出部のいずれか一方で、キャリアが注入されるので、効率的に電流を大きくすることができる。

【0024】

請求項9記載の発明は、上記第1電極と第2電極との間に、複数の電界集中域が離散的に配置されていることを特徴とする請求項1ないし8のいずれかに記載の半導体装置（20A～20C、27、29、31、35A～35D）である。すなわち、隣り合う電界集中域の間の領域よりも、電界集中域の方が電界が強い状態となっている。 40

この発明によれば、離散的に配置された複数の電界集中領域に電流を流すことができる。したがって、第1電極と第2電極との間に流れる電流をトータルとして大きくすることができる。

【0025】

請求項10記載の発明は、上記第1電極（16A、17A）および第2電極（16B、17B）の対が2対設けられ、一方の対の第1および第2電極の対向方向と、他方の対の第1および第2電極の対向方向とが交差していることを特徴とする請求項1ないし6のいずれかに記載の半導体装置（15）である。

この発明によれば、たとえば、半導体装置を適当な磁場中において、1対の第1電極およ 50

ひ第2電極の間に電圧を印加するとともに、ゲート電極を適当な電位として当該1対の電極間に電流を流す一方で、他の対の第1電極および第2電極間の電位差を測定することにより、上記1対の第1電極および第2電極間に流れる電流値を、ホール効果測定によって測定できる。これにより、有機半導体層のキャリア移動度を測定できる。

【0026】

有機半導体層を構成する有機半導体材料は特に限定されず、元共役系の低分子及び高分子であれば公知のものをいづれでも用いることができ、たとえば、請求項11記載のように、ペンタセン、オリゴチオフェン、置換基を有するオリゴチオフェン、ビスジチエノチオフェン、置換基を有するジアルキルアントラジチオフェン、金属フタロシアニン、フッ素置換された銅フタロシアニン、N, N'-ジアルキルナフタレン-1, 4, 5, 8-テトラカルボン酸ジイミド置換体、3, 4, 9, 10-ペリレンテトラカルボン酸ジアンハイドライド、N, N'-ジアルキル-3, 4, 9, 10-ペリレンテトラカルボン酸ジイミド、フラレン、レジオレギュラーポリ、およびポリ-9, 9'-ジアルキルフルオレンコビチオフェンの群から選ばれる1または2以上の有機半導体材料からなるものとすることができる。

10

【0027】

有機半導体材料は、オリゴマーとすることが好ましい。オリゴマーは、精製が容易で、分子量が揃ったものを容易に得られるので、有機半導体層を均一なものとすることができる。

第1電極および第2電極は、請求項12記載のように、金、白金、銀、マグネシウム、インジウム、銅、アルミニウム、リチウム、酸化インジウム、酸化錫、酸化亜鉛、酸化リチウム、フッ化リチウムの群から選択される1または2以上の導電性材料からなるものとすることができる。

20

【0028】

第1電極および第2電極は、これらの導電性材料のうち1種類のみからなるものであってもよい。また、第1電極および第2電極は、これらの導電性材料のうち複数種類のものからなるものであってもよく、たとえば、マグネシウム(Mg)と銀(Ag)との合金、マグネシウムとインジウム(In)との合金、マグネシウムと銅(Cu)との合金、アルミニウム(Al)とリチウム(Li)との合金、アルミニウムとフッ化リチウム(LiF)との複合材料、アルミニウムと酸化リチウム(LiO₂)との複合材料、酸化インジウム(In₂O₃)と酸化錫(SnO₂)との固溶体(いわゆるITO)、酸化インジウムと酸化亜鉛(ZnO)との固溶体などであってもよい。

30

【0029】

第1電極および第2電極の一方と他方とは、同じ種類の導電性材料からなるものであってもよく、異なる種類の導電性材料からなるものであってもよい。また、第1電極および第2電極の一方または他方は、全体が同じ種類の導電性材料からなるものであってもよく、異なる種類の導電性材料からなる部分を含むものであってもよい。たとえば、第1電極および第2電極のうち、絶縁膜に接する部分をチタン(Ti)からなるものとし、他の部分を白金(Pt)からなるものとしてもよい。さらに、第1電極および第2電極のうち、電界集中形状部とそれ以外の部分とが異なる材料で構成されていてもよい。

40

【0030】

請求項13記載の発明は、有機半導体層(8, 44, 51)を形成する工程と、この有機半導体層に接触し互いに対向する第1電極および第2電極(7A, 7B, 21A, 21B, 25A, 25B, 28A, 28B, 30A, 30B, 32A, 32B, 37A, 37B, 45A, 45B, 52A, 52B, 11S, 11D, 23S, 23D, 38S, 38D)であって、この第1電極および第2電極の少なくともいずれか一方に設けられ、他方の電極との間に集中電界を生じさせる形状の電界集中形状部(7P, 11P, 16P, 21P, 23P, 25P, 28P, 30P, 32P, 36, 52P)を有する第1電極および第2電極を形成する工程と、上記第1電極および第2電極の間の上記有機半導体層に隣接する絶縁膜(3, 43, 55)を形成する工程と、この絶縁膜を挟んで上記第1電極およ

50

び第2電極の間の上記有機半導体層に対向するゲート電極(2, 42, 53)を形成する工程とを含むことを特徴とする半導体装置(1, 15, 20A~20C, 27, 29, 31, 35A~35D, 40, 50)の製造方法である。

【0081】

この発明により、請求項2記載の半導体装置を得ることができる。

電界集中形状部を備えた第1電極および第2電極を形成する工程は、たとえば、絶縁膜上に全面に第1電極および第2電極を構成する材料からなる電極膜を、たとえば、スパッタ法により形成する工程と、この電極膜を所定の領域を残して除去する工程とを含んでいてもよい。電極膜を所定の領域を残して除去する工程は、たとえば、電子線(Electron Beam; EB)で電極膜を露光した後、イオンミリングを行うことによって 10

【0082】

請求項14記載の発明は、上記有機半導体層を形成する工程の後に、この有機半導体層を熱処理する工程をさらに含むことを特徴とする請求項13記載の半導体装置の製造方法である。

この発明によれば、熱処理により、有機半導体層に含まれる有機分子のうち不要なもの(導電性に寄与しないもの、または導電性に対する寄与が小さいもの)を蒸発させ、また、有機半導体の分子を特定の方向に配列(配向)させることができる。

【0083】

有機半導体層は、鎖状オリゴマー(たとえば、チオフェン系オリゴマー)からなることが 20
好ましく、この場合、熱処理により分子を容易に配列させることができる。熱処理温度は、たとえば、有機半導体層を構成する材料の融点(ガラス転移温度)に対して5℃ないし10℃低い温度で行うものとすることができる。このような温度では、鎖状のオリゴマーは、分子運動が活発になり、短時間で配列する。

【0084】

以上の効果により、有機半導体層の移動度を向上させることができる。

【0085】

【発明の実施の形態】

以下では、添付図面を参照して、本発明の実施の形態について詳細に説明する。

図1は、本発明の第1の実施形態に係る半導体装置の構造を示す図解的な断面図である。 30
この半導体装置1は、有機薄膜電界効果トランジスタ(Organic Field Effect Transistor; OFET)であり、不純物のドーパにより導電化されたシリコンからなるゲート電極2の上に、ゲート電極2側から順に、酸化シリコンからなるゲート酸化膜3、1対のソース/ドレイン電極7A, 7B、および有機半導体層8が形成されてなる。

【0086】

ゲート酸化膜3は、ゲート電極2の上に全面に形成されており、ソース/ドレイン電極7A, 7Bは、間隙を挟んで対向配置されている。有機半導体層8は、ソース/ドレイン電極7Aとソース/ドレイン電極7Bとの間隙を埋めるように、ゲート酸化膜3およびソース/ドレイン電極7A, 7Bの上に形成されている。換言すれば、ソース/ドレイン電極 40
7Aとソース/ドレイン電極7Bとは、有機半導体層8を挟んで対向配置されている。

【0087】

ソース/ドレイン電極7A, 7Bは、金(Au)、白金(Pt)、銀(Ag)、マグネシウム(Mg)、インジウム(In)、銅(Cu)、アルミニウム(Al)、リチウム(Li)、酸化インジウム(In_2O_3)、酸化錫(SnO_2)、酸化亜鉛(ZnO)、酸化リチウム(Li_2O)、フッ化リチウム(LiF)の群から選択される1または2以上の導電性材料からなるものとする 50
ことができる。

【0088】

ソース/ドレイン電極7A, 7Bは、これらの導電性材料のうちの1種類のみからなるものであってもよい。また、第1電極および第2電極は、これらの導電性材料のうちの複数 50

種類のものからなるものであってもよく、たとえば、マグネシウムと銀との合金、マグネシウムとインジウムとの合金、マグネシウムと銅との合金、アルミニウムとリチウムとの合金、アルミニウムとフッ化リチウムとの複合材料、アルミニウムと酸化リチウムとの複合材料、酸化インジウムと酸化錫との固溶体（いわゆるITO）、酸化インジウムと酸化亜鉛との固溶体などであってもよい。

【0039】

この実施形態では、ソース／ドレイン電極7A、7Bは、ゲート酸化膜8に隣接して形成されたチタン層5とチタン層5の上に形成された白金層6とを含んでいる。チタン層5により、ゲート酸化膜8とソース／ドレイン電極7A、7Bとの密着性が向上されている。有機半導体層8を構成する有機半導体材料は特に限定されず、π共役系の低分子及び高分子であれば公知のものをいづれでも用いることができ、たとえば、ヘンタセン、オリゴチオフェン、置換基を有するオリゴチオフェン、ビスジチエノチオフェン、置換基を有するジアルキルアントラジチオフェン、金属フタロシアニン、フッ素置換された銅フタロシアニン、N、N'-ジアルキルナフタレン-1, 4, 5, 8-тетраカルボン酸ジイミド置換体、3, 4, 9, 10-ペリレンтетраカルボン酸ジアンハイドライド、N, N'-ジアルキル-3, 4, 9, 10-ペリレンтетраカルボン酸ジイミド、フラーレンなどのπ共役系低分子やレジオレギュラーポリ(3-ヘキシルチオフェン)に代表されるレジオレギュラーポリ(3-アルキルチオフェン)、ポリ-9, 9'-ジアルキルフルオレンコピチオフェンなどのπ共役系共重合体等のπ共役系高分子を単独で、またはこれらの2種以上のものを組み合わせて用いることができる。

10

20

【0040】

この半導体装置1は、ゲート電極2とグランドとの間に適当な電圧（ゲート電圧）を印加することにより、ゲート電極2を適当な電位とし、ソース／ドレイン電極7Aとソース／ドレイン電極7Bとの間に適当な電圧（ドレイン電圧）を印加することにより、有機半導体層8を介してソース／ドレイン電極7Aとソース／ドレイン電極7Bとの間に電流（ドレイン電流）を流すことができる。すなわち、この半導体装置1は、電界効果トランジスタとして機能する。

【0041】

図2は、図1の半導体装置1のソース／ドレイン電極7A、7Bの形状および配置を示す図解的な斜視図である。図2では、有機半導体層8の図示を省略している。ソース／ドレイン電極7A、7Bは、それぞれ、ほぼ同一直線上に沿って延びる帯状部7rと、帯状部7rの先端に設けられ平面視においてほぼ三角形の突出部7pとを備えている。ソース／ドレイン電極7Aの突出部7pは尖端形状を有しており、ソース／ドレイン電極7Bに向かって先細りになっている。同様に、ソース／ドレイン電極7Bの突出部7pは尖端形状を有しており、ソース／ドレイン電極7Aに向かって先細りになっている。すなわち、ソース／ドレイン電極7Aの突出部7pとソース／ドレイン電極7Bの突出部7pとが対向している。

30

【0042】

この実施形態では、突出部7pの先端は稜線を形成しているが、突出部7pを厚さ方向についても先細り状とし、その先端が実質的に点を形成するようにしてもよい。ソース／ドレイン電極7Aの突出部7pとソース／ドレイン電極7Bの突出部7pとの間隔は、1μm以下であることが好ましい。

40

このようなソース／ドレイン電極7A、7Bの形状により、ソース／ドレイン電極7A、7B間に電圧が印加されると、突出部7pの先端7e付近に電界が集中する。このように、電界を先端7e付近に積極的に集中させることにより、先端7e近傍で集中的にキャリアの注入が起こるので、突出部7pの先端7eを介して大きなドレイン電流を流すことができる。

【0043】

このように大きなドレイン電流が限られた領域を流れることにより、ソース／ドレイン電極7A、7Bは、従来の櫛形のソース／ドレイン電極72、73（図14参照）と比較し

50

て、小さな面積に形成できる。したがって、半導体装置 1 は小型化が可能である。

また、ソース／ドレイン電極 7 A の突出部 7 P とソース／ドレイン電極 7 B の突出部 7 P との間隔を狭く（たとえば、1 μm 以下）としても、大きな ON/OFF 比が得られる。

【0044】

この半導体装置 1 は、たとえば、以下のような方法により製造することができる。まず、不純物のドーパにより導電化されたシリコンからなるゲート電極 2 の表層部を熱酸化させて、ゲート酸化膜 3 を得る。

続いて、ゲート酸化膜 3 の上に全面に、スパッタ法によりチタンからなる膜を形成し、その上にスパッタ法によりさらに白金からなる膜を形成する。そして、これらのチタンからなる膜および白金からなる膜を、電子ビーム露光を行った後イオンミリングにより整形する。これにより、ソース／ドレイン電極 7 が得られる。 10

【0045】

次に、以上の工程により露出したゲート酸化膜 3 およびソース／ドレイン電極 7 の上に、有機半導体層 8 を形成する。有機半導体層 8 の形成は、低分子有機半導体の場合には、たとえば、真空蒸着法、溶媒に溶解してキャスト、ディップ、スピンコートなどにより塗布して形成する方法などによるものとすることができる。高分子有機半導体の場合は、たとえば、溶媒に溶解してキャスト、ディップ、スピンコートなどにより塗布して形成する方法などによるものとすることができる。

【0046】

また、目的とする低分子有機半導体の前駆体または目的とする高分子有機半導体の前駆体を用いて、上述の方法のうち適当な方法により層形成し、その後に加熱処理等により目的とする有機半導体層 8 を得てもよい。以上の工程により、図 1 に示す半導体装置 1 が得られる。 20

その後、必要によりこの半導体装置 1 を適当な温度で熱処理する。これにより、有機半導体層 8 に含まれる有機分子のうち不要なもの（導電性に寄与しないもの、または導電性に対する寄与が低いもの）を飛ばすことができ、また、有機半導体層 8 を構成する分子を特定の方に配列させることができる。

【0047】

有機半導体層 8 が、鎖状オリゴマー（たとえば、チオフェン系オリゴマー）からなる場合、熱処理により分子を容易に配列させることができる。熱処理温度は、たとえば、有機半導体層 8 を構成する材料の融点（ガラス転移温度）に対して 5 $^{\circ}\text{C}$ ないし 10 $^{\circ}\text{C}$ 低い温度で行うものとする。このような温度では、鎖状のオリゴマーの分子運動が活発になり、短時間で配列する。 30

以上の効果により、有機半導体層 8 の移動度を向上させることができる。

【0048】

図 3 は、ソース／ドレイン電極 7 A、7 B の代わりに用いることができるソース電極 11 S およびドレイン電極 11 D の形状および配置を示す図解的な平面図である。

ソース電極 11 S は、ソース／ドレイン電極 7 A、7 B の帯状部 7 トと同様の帯状部 11 トと、帯状部 11 トの先端に設けられソース／ドレイン電極 7 A、7 B の突出部 7 P と同様の突出部 11 P とを備えている。ドレイン電極 11 D は、帯状部 11 トとほぼ同一直線上に沿って延びる帯状の形状を有している。ドレイン電極 11 D のソース電極 11 S 側の端部は、帯状部 11 トが延びる方向にほぼ直交する平坦部 11 F となっている。 40

【0049】

ソース電極 11 S とドレイン電極 11 D との間にドレイン電圧を印加した場合、ソース電極 11 S の先端 11 e の付近に電界が集中する。

有機半導体層 8 における主たるキャリアが電子である場合、ソース電極 11 S を接地し、ドレイン電極 11 D をソース電極 11 S に対して高電位にすることにより、ソース電極 11 S の先端 11 e を介してキャリアの注入が起こり、大きなドレイン電流を流すことができる。また、有機半導体層 8 における主たるキャリアがホールである場合、ドレイン電極 11 D を接地し、ソース電極 11 S をドレイン電極 11 D に対して高電位にすることによ 50

り、ソース電極 118 の先端 11e を介してキャリアの注入が起こり、大きなドレイン電流を流すことができる。

【0050】

図4は、本発明の第2の実施形態に係る半導体装置の構造を示す図解的な平面図である。この半導体装置15は、有機薄膜電界効果トランジスタであり、図1に示す半導体装置1のソース/ドレイン電極7A、7Bの代わりに、ゲート酸化膜3上に1対のソース/ドレイン電極16A、16Bおよび他の1対の電極17A、17Bを備えている。図4では、有機半導体層8の図示を省略している。

ソース/ドレイン電極16A、16Bは、それぞれ、ソース/ドレイン電極7A、7Bの帯状部7fと同様の帯状部16fと、帯状部16fの先端に設けられソース/ドレイン電極7A、7Bの突出部7pと同様の突出部16pとを備えている。ソース/ドレイン電極16Aの帯状部16fとソース/ドレイン電極16Bの帯状部16fとは、ほぼ同一直線上に沿って配置されている。ソース/ドレイン電極16Aの突出部16pとソース/ドレイン電極16Bの突出部16pとは、対向している。

【0051】

同様に、電極17A、17Bは、それぞれ、ソース/ドレイン電極7A、7Bの帯状部7fと同様の帯状部17fと、帯状部17fの先端に設けられソース/ドレイン電極7A、7Bの突出部7pと同様の突出部17pとを備えている。電極17Aの帯状部17fと電極17Bの帯状部17fとは、ほぼ同一直線上に沿って配置されている。電極17Aの突出部17pと電極17Bの突出部17pとは、対向している。

【0052】

ソース/ドレイン電極16A、16Bの対向方向と、電極17A、17Bの対向方向とは、ほぼ直角に交差している。また、ソース/ドレイン電極16Aとソース/ドレイン電極16Bとの間隙、および電極17Aと電極17Bとの間隙は、重なっている。すなわち、1対のソース/ドレイン電極16A、16Bと1対の電極17A、17Bとは、有機半導体層8の共有部分を挟んで対向している。

帯状部16f、17fの突出部16p、17p側とは反対側の端部には、電極パッド18がそれぞれ接続されている。

【0053】

この半導体装置15は、帯状部16fに接続された電極パッド18を介して、ソース/ドレイン電極16Aの突出部16pとソース/ドレイン電極16Bの突出部16pとの間にドレイン電圧を印加できる。この際、突出部16pの先端16e近傍に電界が集中する。このため、突出部16pの先端16eを介して大きなドレイン電流を流すことができる。さらに、ドレイン電流を流す際に、この半導体装置15に対して、ソース/ドレイン電極16A、16Bの対向方向と、電極17A、17Bの対向方向とに直交する方向（図4の紙面に垂直方向）に磁場をかけ、その状態で、帯状部17fに接続された電極パッド18を介して、電極17A、17B間の電位差を測定する。これにより、有機半導体層のキャリア移動度を、ホール効果測定によって測定できる。

【0054】

図5は、本発明の第3の実施形態に係る半導体装置およびその変形例に係る半導体装置の構造を示す図解的な平面図である。これらの半導体装置20A～20Cは、有機薄膜電界効果トランジスタであり、図1に示す半導体装置1のソース/ドレイン電極7A、7Bの代わりに、ゲート酸化膜3上に1対のソース/ドレイン電極21A、21B（図5（a））、1対のソース23Sおよびドレイン電極23D（図5（b））、または1対のソース/ドレイン電極25A、25B（図5（c））を備えている。図5では、有機半導体層8の図示を省略している。

【0055】

図5（a）を参照して、半導体装置20Aのソース/ドレイン電極21A、21Bは、それぞれ互いにほぼ平行に対向配置された帯状部21fを備えている。ソース/ドレイン電極21Aの帯状部21fからは、ソース/ドレイン電極21B側に向かって複数の突出部

10

20

30

40

50

21Pが突出している。ソース／ドレイン電極21Aの突出部21Pは、平面視において、ほぼ三角形の形状を有しており、ソース／ドレイン電極21B側に向かって先細りになっている。

【0056】

同様に、ソース／ドレイン電極21Bの帯状部21tからは、ソース／ドレイン電極21A側に向かって、ソース／ドレイン電極21Aの突出部21Pと同数の突出部21Pが突出している。ソース／ドレイン電極21B突出部21Pは、平面視において、ほぼ三角形の形状を有しており、ソース／ドレイン電極21A側に向かって先細りになっている。ソース／ドレイン電極21Aの突出部21Pとソース／ドレイン電極21Bの突出部21Pとは、それぞれ対向している。これにより、ソース／ドレイン電極21Aとソース／ドレイン電極21Bとの間隔は、突出部21Pが存在する複数の部分で狭くなっている。これにより、ソース／ドレイン電極21Aとソース／ドレイン電極21Bとの間に電圧が印加された場合、それぞれの突出部21Pの先端21e付近に電界が集中する。したがって、これらの先端21eを介して大きなドレイン電流を流すことができる。複数の組の先端21eが存在することにより、ドレイン電流をトータルとして大きくすることができる。

10

【0057】

通電時には、ソース／ドレイン電極21A、21B間には、複数の電界集中域がほぼ一定の間隔をあけて離散的に存在している。

図5(b)を参照して、半導体装置20Bのソース電極23Sは、ソース／ドレイン電極21Aと同様の形状を有しており、帯状部21tと同様の帯状部23t、および突出部21Pと同様の複数の突出部23Pとを備えている。ドレイン電極23Dは、帯状の形状を有しており、帯状部21tにほぼ平行に対向配置されている。ドレイン電極23Dのソース電極23S側の側部は、帯状部23tが延びる方向とほぼ平行な平坦部23fとなっている。

20

【0058】

ソース電極23Sはソース電極11Sと同様の効果を奏することができ、ドレイン電極23Dはドレイン電極11Dと同様の効果を奏することができる(図3参照)。したがって、この半導体装置20Bは、図3に示すソース電極11Sおよびドレイン電極11Dが備えられた半導体装置と同様の効果を奏することができる。この際、複数の突出部23Pの先端23eを介して大きなドレイン電流を流すことができるので、ソース電極23Sとドレイン電極23Dに流すドレイン電流を、ソース電極11Sおよびドレイン電極11Dが備えられた半導体装置と比べてトータルとして大きくすることができ、対向している先端23eの間のギャップを1μm以下としても、大きなON/OFF比を確保できる。

30

【0059】

通電時には、ソース電極23Sとドレイン電極23Sとの間には、複数の電界集中域がほぼ一定の間隔をあけて離散的に存在している。

図5(c)を参照して、半導体装置20Cのソース／ドレイン電極25A、25Bは、それぞれ互いにほぼ平行に対向配置された帯状部25tを備えている。ソース／ドレイン電極25Aの帯状部25tからは、ソース／ドレイン電極25B側に向かって1つの突出部25Pが突出している。突出部25Pは、平面視において、ほぼ三角形の形状を有しており、ソース／ドレイン電極25B側に向かって先細りになっている。

40

【0060】

同様に、ソース／ドレイン電極21Bの帯状部21tからは、ソース／ドレイン電極21A側に向かって、1つの突出部21Pが突出している。突出部21Pは、平面視において、ほぼ三角形の形状を有しており、ソース／ドレイン電極21A側に向かって先細りになっている。

帯状部25tの互に対向する部分は、突出部25Aが設けられた部分以外は平坦部25fとなっている。ソース／ドレイン電極25Aの突出部25Pとソース／ドレイン電極25Bの平坦部25fとが対向しており、ソース／ドレイン電極25Bの突出部25Pとソース／ドレイン電極25Aの平坦部25fとが対向している。

50

【0061】

この半導体装置20Cは、有機半導体層8中の主たるキャリアの種類や、ソース／ドレイン電極25A、25B間に印加される電圧の向きにより、ソース／ドレイン電極25Aの突出部25Pの先端25e、またはソース／ドレイン電極25Bの突出部25Pの先端25eを介して大きなドレイン電流を流すことができる。

図6は、本発明の第4の実施形態に係る半導体装置の構造を示す図解的な平面図である。この半導体装置27は、有機薄膜電界効果トランジスタであり、図1に示す半導体装置1のソース／ドレイン電極7A、7Bの代わりに、ゲート酸化膜3上に1対のソース／ドレイン電極28A、28Bを備えている。図6では、有機半導体層8の図示を省略している。

10

【0062】

ソース／ドレイン電極28A、28Bは、それぞれ互いにほぼ平行に対向配置された帯状部28rを備えている。ソース／ドレイン電極28A、28Bの帯状部28rからは、ソース／ドレイン電極28B、28A側に向かって複数の突出部28Pが突出している。突出部28Pは、ソース／ドレイン電極28B、28A側に向かって先細りになっているが、突出部28Pの先端28eは丸みを帯びた凸湾曲面を形成している。

【0063】

ソース／ドレイン電極28Aの突出部28Pとソース／ドレイン電極28Bの突出部28Pとは、それぞれ対向している。これにより、ソース／ドレイン電極28Aとソース／ドレイン電極28Bとの間隔は、突出部28Pが存在する複数の部分で狭くなっている。したがって、先端28eが丸みを帯びた突出部28Pが形成されている場合であっても、それぞれの突出部28Pの先端28eの付近に電界を集中させ、先端28eを介して大きなドレイン電流を流すことができる。

20

【0064】

図7は、本発明の第5の実施形態に係る半導体装置の構造を示す図解的な平面図である。この半導体装置29は、有機薄膜電界効果トランジスタであり、図1に示す半導体装置1のソース／ドレイン電極7A、7Bの代わりに、ゲート酸化膜3上に1対のソース／ドレイン電極30A、30Bを備えている。図7では、有機半導体層8の図示を省略している。

ソース／ドレイン電極30A、30Bは、それぞれ互いにほぼ平行に対向配置された帯状部30rを備えている。ソース／ドレイン電極30A、30Bの帯状部30rからは、ソース／ドレイン電極30B、30A側に向かって複数の突出部30Pが突出している。突出部30Pは、ほぼ一定の幅の先端形状を有しており、ソース／ドレイン電極30B、30A側に向かって先細りにはなっていない。

30

【0065】

ソース／ドレイン電極30Aの突出部30Pとソース／ドレイン電極30Bの突出部30Pとは、それぞれ対向している。これにより、ソース／ドレイン電極30Aとソース／ドレイン電極30Bとの間隔は、突出部30Pが存在する複数の部分によって、他の部分よりも狭くなっている。したがって、先細りにはなっていない突出部30Pが形成されている場合であっても、それぞれの突出部30Pの先端30e付近に電界を集中させ、先端30eを介して大きなドレイン電流を流すことができ、対向している先端30e間のギャップを1μm以下としても、大きなON/OFF比を確保できる。

40

【0066】

図8は、本発明の第6の実施形態に係る半導体装置の構造を示す図解的な平面図である。この半導体装置31は、有機薄膜電界効果トランジスタであり、図1に示す半導体装置1のソース／ドレイン電極7A、7Bの代わりに、ゲート酸化膜3上に1対のソース／ドレイン電極32A、32Bを備えている。図8では、有機半導体層8の図示を省略している。

ソース／ドレイン電極32A、32Bは、楕形の形状を有している。ソース／ドレイン電極32A、32Bの対向部において、ソース／ドレイン電極32A、32Bの周縁部には

50

、微小な突出部 32P が多数突出形成されている。突出部 32P は先細り形状を有しており、ソース／ドレイン電極 32A の突出部 32P とソース／ドレイン電極 32B の突出部 32P とは対向している。

【0067】

このような構成により、ソース／ドレイン電極 32A とソース／ドレイン電極 32B との間隔は、突出部 32P が存在する複数の部分で狭くなっている。したがって、突出部 32P の先端付近に電界を集中させることができ、従来の櫛形のソース／ドレイン電極 72、73（図 14 参照）を用いた場合と比べて、大きなドレイン電流を流すことができ、対向している突出部 32P 間のギャップを 1 μm 以下としても、大きな ON/OFF 比を確保できる。

10

【0068】

図 9 (a) は、本発明の第 7 の実施形態に係る半導体装置（有機薄膜電界効果トランジスタ）の図解的な平面図であり、図 9 (b) は、その変形例に係る半導体装置の図解的な断面図であり、図 9 (c) (d) は、さらに他の変形例に係る半導体装置の図解的な平面図である。図 9 (a) (c) (d) では、有機半導体層 8 の図示を省略している。

図 9 (a) を参照して、この半導体装置 35A は、図 1 に示す半導体装置 1 のソース／ドレイン電極 7A、7B の突出部 7P の先端 7e にカーボンナノチューブ 36 が接続される。ソース／ドレイン電極 7A、7B に接続されたカーボンナノチューブ 36 は、ソース／ドレイン電極 7B、7A に向けられている。

20

【0069】

カーボンナノチューブ 36 は、直径がナノメートル (nm) のオーダーであるので、カーボンナノチューブ 36 の先端付近に、効果的に電界を集中させることができ、大きな ON/OFF 比を確保できる。

カーボンナノチューブ 36 は、図 9 (a) に二点鎖線で示すように、突出部 7P において、先端 7e 以外の部分に結合されていてもよい。さらに、カーボンナノチューブ 36 は、図 9 (b) に示す半導体装置 35B のように、ソース／ドレイン電極 7A、7B の有機半導体層 8 に接触する全面に結合されていてもよい。

【0070】

図 9 (c) を参照して、この半導体装置 35C は、図 1 に示す半導体装置 1 のソース／ドレイン電極 7A、7B の代わりに、ゲート酸化膜 3 上に、1 対のソース／ドレイン電極 37A、37B を備えている。ソース／ドレイン電極 37A、37B は、それぞれ互いにほぼ平行に対向配置された帯状部 37r を備えている。ソース／ドレイン電極 37A、37B の帯状部 37r からは、ソース／ドレイン電極 37B、37A 側に向かって複数のカーボンナノチューブ 36 が突出している。この場合も、カーボンナノチューブ 36 の先端に電界を集中させることができ、大きな ON/OFF 比を確保できる。

30

【0071】

ソース／ドレイン電極 37A に接続されたカーボンナノチューブ 36 と、ソース／ドレイン電極 37B に接続されたカーボンナノチューブ 36 とは、厳密に位置を合わせて対向していなくてもよい。この場合、ソース／ドレイン電極 37A に接続されたカーボンナノチューブ 36 の先端と、ソース／ドレイン電極 37B に接続されたカーボンナノチューブ 36 の先端との組み合わせうち、距離が短いものの組み合わせで、より大きなドレイン電流が流れる。

40

【0072】

図 9 (d) を参照して、この半導体装置 35D は、図 1 に示す半導体装置 1 のソース／ドレイン電極 7A、7B の代わりに、ゲート酸化膜 3 上に、1 対のソース電極 38S およびドレイン電極 38D を備えている。

ソース電極 38S は、ソース／ドレイン電極 37A（図 9 (c) 参照）と同様の形状を有しており、帯状部 37r と同様の帯状部 38r、および帯状部 38r に接続された複数のカーボンナノチューブ 36 を含んでいる。ドレイン電極 38D は、帯状の形状を有しており、帯状部 38r にほぼ平行に対向配置されている。ドレイン電極 38D のソース電極 3

50

８８側の側部は、帯状部３８ｈが延びる方向とほぼ平行な平坦部３８ｆとなっている。カーボンナノチューブ３６は、ドレイン電極３８Ｄに向かって突出している。

【００７３】

ソース電極３８Ｓはソース電極１１Ｓと同様の効果を奏することができ、ドレイン電極３８Ｄはドレイン電極１１Ｄと同様の効果を奏することができる（図３参照）。したがって、この半導体装置３５Ｄは、図３に示すソース電極１１Ｓおよびドレイン電極１１Ｄが備えられた半導体装置と同様の効果を奏することができる。この際、複数のカーボンナノチューブ３６の先端を介して大きなドレイン電流を流すことができるので、ソース電極１１Ｓおよびドレイン電極１１Ｄが備えられた半導体装置と比べて、ドレイン電流をトータルとして大きくすることができ、大きなＯＮ／ＯＦＦ比を確保できる。

10

【００７４】

ソース／ドレイン電極７Ａ、７Ｂ、３７Ａ、３７Ｂおよびソース電極３８Ｓには、カーボンナノチューブ３６の代わりに、または、カーボンナノチューブ３６とともに、チタニアナノチューブが設けられていてもよい。

さらに、カーボンナノチューブ３６やチタニアナノチューブなどのナノチューブの代わりに、または、ナノチューブとともに、ナノワイヤーが設けられていてもよい。ナノワイヤーは、たとえば、金、白金、銀などの電極材料に用いられる導電性材料からなるものとすることができる。

【００７５】

カーボンナノチューブ３６は、たとえば、電気泳動法によりソース／ドレイン電極７Ａ、

20

７Ｂ、３７Ａ、３７Ｂおよびソース電極３８Ｓに接続させることができる。
図１０は、本発明の第８の実施形態に係る半導体装置の構造を示す図解的な断面図である。

この半導体装置４０は、有機薄膜電界効果トランジスタであり、不純物のドーパにより導電化されたシリコンからなるゲート電極４２の上に、ゲート電極４２側から順に、酸化シリコンからなるゲート絶縁膜４３、有機半導体層４４、および１対のソース／ドレイン電極４５Ａ、４５Ｂが形成されてなる。

【００７６】

ゲート絶縁膜４３は、ゲート電極４２の上に全面に形成されており、有機半導体層４４は、ゲート絶縁膜４３の上に全面に形成されている。ソース／ドレイン電極４５Ａとソース

30

／ドレイン電極４５Ｂとは、間隙を挟んで対向配置されている。
ソース／ドレイン電極４５Ａ、４５Ｂは、ソース／ドレイン電極７Ａ、７Ｂと同様の導電性材料からなる。有機半導体層４４は、有機半導体層８と同様の有機半導体材料からなるものとすることができる。

【００７７】

この半導体装置４０は、ゲート電極４２とグランドとの間に適当な電圧（ゲート電圧）を印加することにより、ゲート電極４２を適当な電位とし、ソース／ドレイン電極４５Ａとソース／ドレイン電極４５Ｂとの間に適当な電圧（ドレイン電圧）を印加することにより、有機半導体層４４を介してソース／ドレイン電極４５Ａとソース／ドレイン電極４５Ｂとの間に電流（ドレイン電流）を流すことができる。すなわち、この半導体装置４０は、

40

電界効果トランジスタとして機能する。

【００７８】

ソース／ドレイン電極４５Ａ、４５Ｂの平面形状は、ソース／ドレイン電極７Ａ、７Ｂ、２１Ａ、２１Ｂ、２５Ａ、２５Ｂ、２８Ａ、２８Ｂ、３０Ａ、３０Ｂ、３２Ａ、３２Ｂ、３７Ａ、３７Ｂの平面形状と同様であってもよく、これらにカーボンナノチューブ３６が接続されたものであってもよい。また、ソース／ドレイン電極４５Ａ、４５Ｂの代わりに、ソース電極１１Ｓ、２３Ｓ、３８Ｓおよびドレイン電極１１Ｄ、２３Ｄ、３８Ｄと同様の平面形状を有するソース電極およびドレイン電極が設けられていてもよい。いずれの場合でも、電界集中により大きなドレイン電流を流すことができ、良好なＯＮ／ＯＦＦ比が得られる。

50

【0079】

さらに、ソース／ドレイン電極45A、45Bの代わりに、図4に示す電極16A、16B、17A、17Bと同様な直交配置で2対の電極が設けられていてもよい。このような半導体装置は、図4に示す半導体装置15と同様の効果を奏することができる。

図11は、本発明の第9の実施形態に係る半導体装置の構造を示す図解的な平面図である。この半導体装置50は、有機半導体層51の上に、対向配置された1対のソース／ドレイン電極52A、52B、およびソース／ドレイン電極52A、52Bの対向部の側方に配置されたゲート電極53を含んでいる。

【0080】

ソース／ドレイン電極52A、52Bは、それぞれ、ほぼ同一直線上に沿って延びる帯状部52rと、帯状部52rの先端に設けられ平面視においてほぼ三角形の突出部52pとをそれぞれ備えている。ソース／ドレイン電極52A、52Bの突出部52pは先端形状を有しており、ソース／ドレイン電極52B、52Aに向かって先細りになっている。すなわち、ソース／ドレイン電極52Aの突出部52pとソース／ドレイン電極52Bの突出部52pとが対向している。帯状部52rの突出部52p側とは反対側には、電極パッド54が接続されている。

【0081】

ゲート電極53はソース／ドレイン電極52A、52Bの配列方向にほぼ平行に延びている。ゲート電極53の上にはゲート絶縁膜55が形成されている。ゲート絶縁膜55は、平面視においてゲート電極53と完全に重なるように形成されている。したがって、ゲート電極53は、ゲート絶縁膜55を挟んで、ソース／ドレイン電極52A、52B間の有機半導体層51に対向している。

この半導体装置50は、ゲート電極53とグランドとの間に適当な電圧（ゲート電圧）を印加することにより、ゲート電極53を適当な電位とし、ソース／ドレイン電極52Aとソース／ドレイン電極52Bとの間に適当な電圧（ドレイン電圧）を印加することにより、有機半導体層51を介してソース／ドレイン電極52Aとソース／ドレイン電極52Bとの間に電流（ドレイン電流）を流すことができる。すなわち、この半導体装置50は、電界効果トランジスタとして機能する。

【0082】

この際、突出部52pの先端52e近傍に電界が集中するので、先端52e近傍を介して大きなドレイン電流を流すことができ、かつ、良好なON/OFF比を確保できる。本発明の一実施形態の説明は以上の通りであるが、本発明は他の形態でも実施できる。たとえば、1つのソース／ドレイン電極またはソース電極は、図2に示す先端形状を有する突出部7p、図6に示す先端形状を有しない先細り形状の突出部28p、および幅がほぼ一定で先細り形状を有しない突出部30pのうち2種類以上の突出部7p、28p、30pが設けられていてもよい。

【0083】

また、図8に示すソース／ドレイン電極32A、32Bにおいて、突出部32pの代わりにカーボンナノチューブおよび／またはチタニアナノチューブにより突出部が形成されていてもよい。

その他、特許請求の範囲に記載された事項の範囲で種々の変更を施すことが可能である。

【0084】

【実施例】

図4に示す先端形状のソース／ドレイン電極16A、16Bを有する半導体装置15、および図14に示す櫛形のソース／ドレイン電極72、73を有する半導体装置70を作製し、それぞれの電流－電圧特性を測定した。

半導体装置15、70の製造方法は、以下の通りである。ゲート電極2は、ハイドロフドシリコン（Si）とし、ゲート電極2の表面からおよそ100nmの深さまでを熱酸化させることにより酸化シリコンからなるゲート酸化膜3、71を形成した。このゲート酸化膜3、71の上に、全面にチタン薄膜をスパッタ法により形成し、このチタン薄膜の上に

さらに白金薄膜を全面に形成した。

【0085】

続いて、電子ビーム露光およびイオンミリングにより、チタン薄膜および白金薄膜を整形した。これにより、半導体装置15については図4に示す先端形状のソース／ドレイン電極16A、16Bおよび電極17A、17Bを形成し、半導体装置70については図14に示す櫛形のソース／ドレイン電極72、73を形成した。半導体装置15に関しては、対向する突出部16P間の間隔および対向する突出部17P間の間隔は、およそ1 μ mとした。半導体装置70に関しては、ソース／ドレイン電極72とソース／ドレイン電極73との対向部における間隔は、25 μ mおよび1 μ mの2通りとした。

【0086】

次に、ゲート酸化膜3、71のソース／ドレイン電極16A、16B、72、73が形成された側の面に、ソース／ドレイン電極16A、16B、72、73を覆うように全面にフェニル末端チオフェン3量体(P3T)からなる有機半導体層8を真空蒸着により形成した。真空蒸着は、真空度10⁻⁴Pa、蒸着速度0.5nm/min、基板温度80℃の条件で行った。これにより、フェニル末端チオフェン3量体分子の分子軸がゲート酸化膜3、71にほぼ垂直に配列し層状成長してなる有機半導体層8が得られた。

【0087】

図12(a)～(c)は、各ゲート電圧ごとのドレイン電圧とドレイン電流との関係を示す特性図である。図12(a)は、半導体装置15(実施例)についての測定結果であり、図12(b)は、ソース／ドレイン電極72、73間が25 μ mの半導体装置70(以下、「比較試料1」という。)についての測定結果であり、図12(c)は、ソース／ドレイン電極72、73間が1 μ mの半導体装置70(以下、「比較試料2」という。)についての測定結果である。ゲート電圧(ゲート電極2とグランドとの間の電圧)は、0V、-5V、-10V、-15V、および-20Vとした。

【0088】

半導体装置15および比較試料1では、ゲート電圧が印加されているとき、ドレイン電圧が0に近いときは、ドレイン電圧の減少とともにドレイン電流は大きくなり、ドレイン電圧が-10～-30V程度以上のときは、ドレイン電流はドレイン電圧によらずほぼ一定となる(図12(a)(b))。

一方、比較試料2では、ゲート電圧によらず、ドレイン電圧の減少とともにドレイン電流は単調に増加している。

【0089】

すなわち、櫛形のソース／ドレイン電極72、73を用いたときは、ソース／ドレイン電極72、73間の間隔が25 μ m程度と大きい場合には、ドレイン電圧に対するドレイン電流の変化が少ないが、ソース／ドレイン電極72、73間の間隔が1 μ m程度と小さい場合には、ドレイン電圧に対するドレイン電流の変化が大きい。これに対して、先端形状を有するソース／ドレイン電極16A、16Bを用いたときは、ソース／ドレイン電極16A、16Bの間隔1 μ m程度と小さいときでも、ドレイン電圧に対するドレイン電流の変化が少ない。

【0090】

図13は、測定温度と有機半導体層8のキャリア移動度との関係の測定結果を示す特性図である。

半導体装置15では、測定温度が高くなるほど移動度は高くなっている。特に、測定温度が325～350K程度の温度範囲では、移動度は測定温度とともに急激に上昇している。測定温度がおよそ350K以上では、有機半導体層8の溶融に伴う素子の破壊のために移動度は減少している。

【0091】

以上のことから、半導体装置15は、熱処理により移動度を高くできることがわかる。すなわち、熱処理により不要な分子(導電性に寄与しないもの、または導電性に対する寄与が小さいもの)が飛ばされ、また、分子(結晶)の再配列が起こり、移動度が改善された

10

20

30

40

50

ものと判断される。分子の配列状態は、装置が室温に冷却された後も維持されるから、有機半導体層の溶融温度に達しない温度での熱処理を行うことによって、移動度を劇的に改善できると考えられる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係る半導体装置の構造を示す図解的な断面図である。

【図 2】図 1 の半導体装置のソース／ドレイン電極の形状および配置を示す図解的な斜視図である。

【図 3】図 1 に示すソース／ドレイン電極の代わりに用いることができるソース電極およびドレイン電極の形状および配置を示す図解的な平面図である。

【図 4】本発明の第 2 の実施形態に係る半導体装置の構造を示す図解的な平面図である。 10

【図 5】本発明の第 3 の実施形態に係る半導体装置およびその変形例に係る半導体装置の構造を示す図解的な平面図である。

【図 6】本発明の第 4 の実施形態に係る半導体装置の構造を示す図解的な平面図である。

【図 7】本発明の第 5 の実施形態に係る半導体装置の構造を示す図解的な平面図である。

【図 8】本発明の第 6 の実施形態に係る半導体装置の構造を示す図解的な平面図である。

【図 9】本発明の第 7 の実施形態に係る半導体装置およびその変形例に係る半導体装置の図解的な平面図および断面図である。

【図 10】本発明の第 8 の実施形態に係る半導体装置の構造を示す図解的な断面図である。

【図 11】本発明の第 9 の実施形態に係る半導体装置の構造を示す図解的な平面図である 20

【図 12】各ゲート電圧ごとのドレイン電圧とドレイン電流との関係を示す特性図である。

【図 13】測定温度と有機半導体層の移動度との関係を示す特性図である。

【図 14】従来の有機薄膜電界効果トランジスタのソース／ドレイン電極の形状を示す図解的な平面図である。

【符号の説明】

1, 15, 20 A～20 C, 27, 29, 31, 35 A～35 D, 40, 50 半導体装置

2, 42, 53 ゲート電極 30

3, 43 ゲート酸化膜

55 ゲート絶縁膜

7 A, 7 B, 21 A, 21 B, 25 A, 25 B, 28 A, 28 B, 30 A, 30 B, 32 A, 32 B, 37 A, 37 B, 45 A, 45 B, 52 A, 52 B ソースドレイン電極

7 P, 11 P, 16 P, 21 P, 23 P, 25 P, 28 P, 30 P, 32 P, 52 P

突出部

7 e, 11 e, 16 e, 21 e, 23 e, 25 e, 52 e 先端

8, 44, 51 有機半導体層

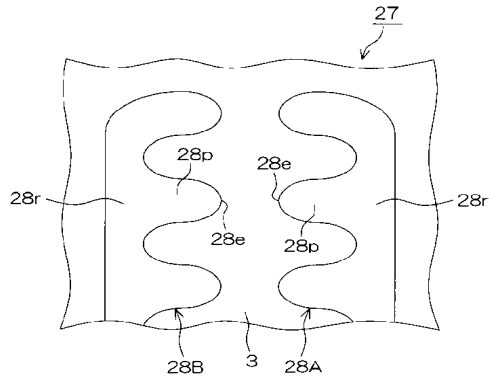
11 S, 23 S, 38 S ソース電極

11 D, 23 D, 38 D ドレイン電極 40

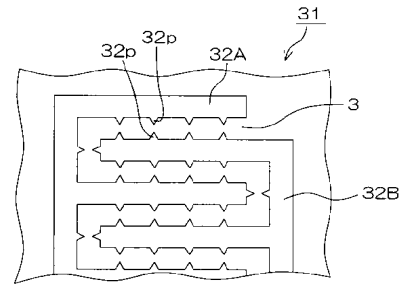
17 A, 17 B 電極

36 カーボンナノチューブ

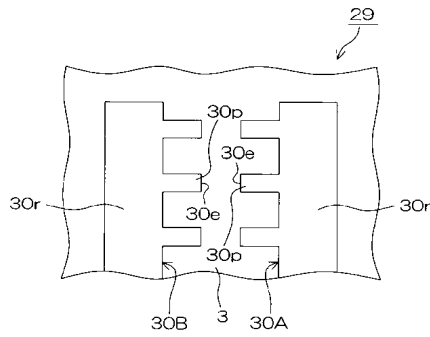
【図 6】



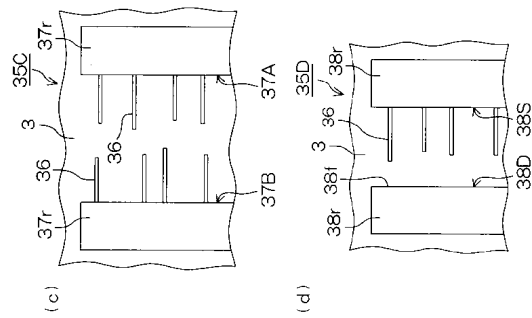
【図 8】



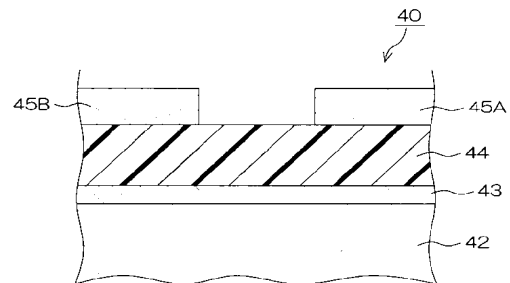
【図 7】



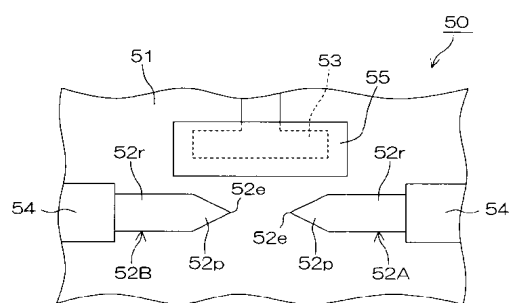
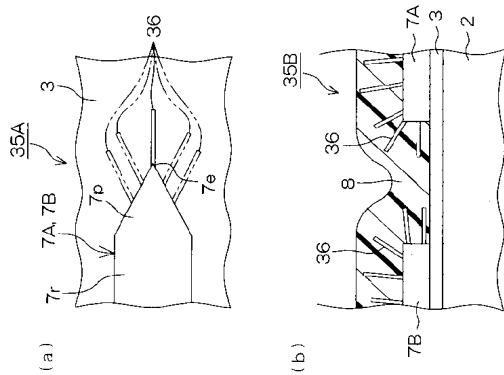
【図 9】



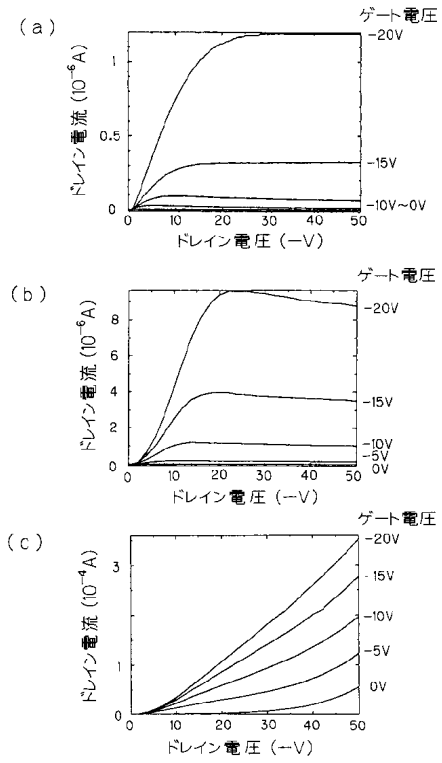
【図 10】



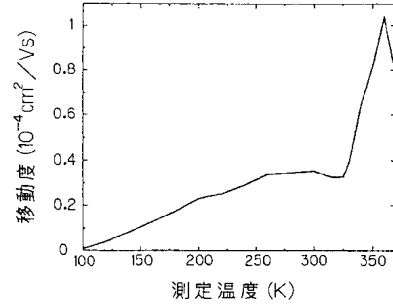
【図 11】



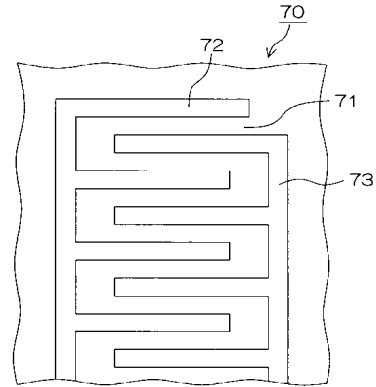
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(51)Int. Cl.⁷ F I テーマコード (参考)
H O 1 L 29/44 P

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(71)出願人 000005968
三菱化学株式会社
東京都港区芝五丁目3番8号

(71)出願人 000116024
ローム株式会社
京都府京都市右京区西院溝崎町2番地

(74)代理人 100087701
弁理士 稲岡 耕作

(74)代理人 100101328
弁理士 川崎 実夫

(72)発明者 石田 謙司
京都府京都市左京区吉田本町 京都大学大学院工学研究科電子物性工学専攻内

(72)発明者 松重 和美
京都府京都市左京区吉田本町 京都大学大学院工学研究科電子物性工学専攻内

Fターム(参考) 4M104 AA09 BB02 BB04 BB06 BB08 BB09 BB36 CC01 FF01 FF06
FF11 FF13 GG09
5F110 AA05 AA30 CC03 EE08 FF02 FF23 GG05 GG28 GG41 GG42
GG58 HK01 HK02 HK03 HK06 HK07 HK21 HK31 HK33 HM04
HM12